

# Курсовий проект

## 1. Завдання роботи

Розробити схему цифрового автомату, що реалізує мікропрограму керування промисловим устаткуванням за принципом “один стан - одна мікрокоманда”.

Структурна схема пристрою представлена на рис.1.

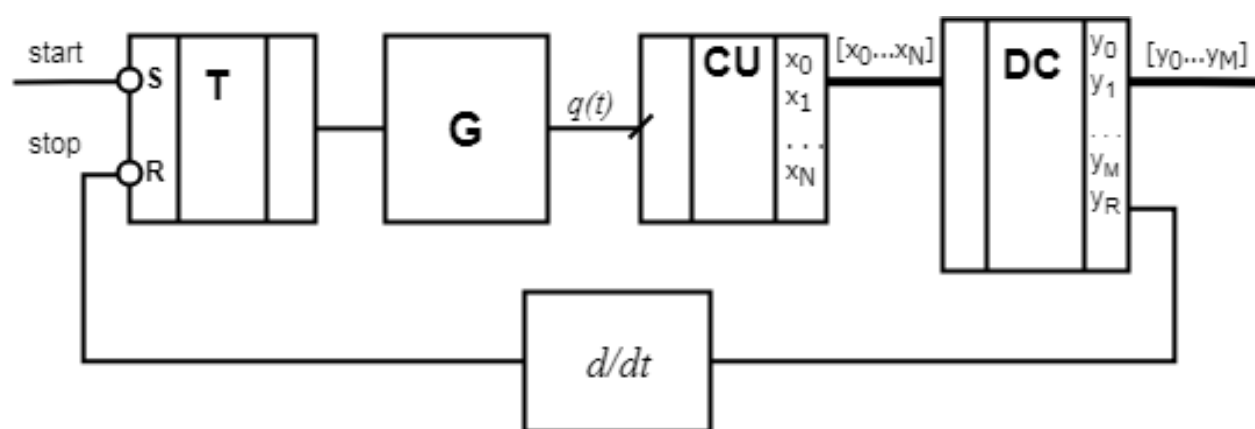


Рис. 1.

Робота передбачає синтез модулів пристрою, їх оптимізацію у відповідному базисі, моделювання за допомогою spsice, формування схеми електричної принципової та специфікації для реалізації на мікросхемах низької інтеграції.

Пристрій складається з таких модулів:

- Асинхронний RS-тригер з інверсними входами (Т), на який подається зовнішній стартовий імпульс запуску мікропрограми.
- Керований генератор тактових імпульсів (G)
- Рахуючий пристрій (CU), що формує N-розрядну послідовність внутрішніх станів:

$$[X_0 \dots X_N]^t = \varphi(q^t, [X_0 \dots X_N]^{t-1}) \quad \text{де } t = 0 \dots k, k - \text{модуль лічильника.}$$

- Дешифратор (DC), що перетворює N-розрядний код лічильника у M-розрядний вихідний код, та формує додатковий сигнал  $y_R$ , що відповідає закінченню циклу мікропрограми.

- Схема скидання, що перетворює фронт сигналу  $u_R$  на сигнал перемикання вхідного тригера, який натомість не повинен блокувати наступний стартовий імпульс.

Технічне завдання, що містить необхідні параметри модулів знаходиться у таблиці варіантів у додатку.

Модулі мають бути реалізовані, нормалізовані та мінімізовані у відповідній варіанту елементній базі.

## 2. Вимоги до роботи

### 2.1. Синтез керованого генератора

Генератор може бути реалізований на спеціалізованій мікросхемі таймеру, наприклад типу NE555, або на дискретних елементах.

Генератор повинен реалізовувати функціонал мультівібратора із заданими у варіанті характеристиками імпульсів.

Повинні бути розраховані резистивні та реактивні елементи, що задають часові параметри генерації.

Елементи, використані у генераторі повинні мати той самий тип логіки та параметри живлення, що решта схеми.

За можливості слід використовувати ті самі тригери, що у лічильнику.

У генераторі повинен бути передбачений вхід дозволу генерації за рівнем, або входи запуску та зупинки за фронтом.

Генератор повинен бути промодульований окремо, до пояснювальної записки слід додати епюри вихідного сигналу та сигналу дозволу (старт/стопу).

### 2.2. Синтез лічильника

Лічильник має бути паралельним із синхронним переносом.

Лічильник має бути реалізований на JK-тригерах типу SN7476.

Лічильник слід реалізувати у такій послідовності:

1. Побудувати граф вихідних станів лічильника
2. Розрахувати число тригерів

3. Побудувати таблицю вихідних станів лічильника та функцій переходів та входів тригерів.
4. Обчислити ДДНФ вхідних сигналів тригерів. Врахувати додатковий стан лічильника, що відповідає початковому положенню тригерів -  $Q_i = 1$
5. Мінімізувати ДДНФ вхідних сигналів тригерів за допомогою карт Карно
6. За отриманою МДНФ реалізувати блоки перетворення вихідних сигналів лічильника у вхідні сигнали тригерів J та K відповідно (блоки зворотнього зв'язку). Перетворювачі реалізувати у базисі відповідно до варіанту.
7. Промодельювати отриманий лічильник, навести епюри вихідних сигналів за кількість тактів генератора, що відповідають модулю лічильника плюс один (повний цикл мікропрограми).

### 2.3. Синтез дешифратора

Кількість біт виходу, код та базис логічних елементів - відповідно до варіанту.

Дешифратор має бути реалізований у такій послідовності:

1. Скласти таблицю вхідних та вихідних станів дешифратора виходячи з таблиці вихідних станів лічильника. Врахувати, що початковому положенню лічильника має відповідати початкове положення дешифратора  $Y_i = 0$
2. Обчислити СДНФ дешифратора
3. Мінімізувати СДНФ дешифратора за допомогою карт Карно
4. Реалізувати отриману МДНФ дешифратора у дискретних елементах
5. Промодельювати отриманий дешифратор, навести епюри вхідних та вихідних сигналів для усіх можливих вхідних станів

### 2.4. Синтез схеми запуску та скидання

У схемі запуску та скидання мають бути синтезовані такі елементи:

1. Модуль формування стоп-сигналу на базі вихідних сигналів дешифратора
2. Диференційний ланцюжок для формування сигналу скидання потрібної довжини по фронту стоп-сигналу.
3. Тригерна схема, що забезпечує запуск та зупинку керованого генератора відповідно до сигналів старту та стопу.

Схема повинна бути керована позитивним імпульсом старту (переднім фронтом).

При підключенні живлення схема повинна забезпечити встановлення початкового стану лічильника (одиниці) та дешифратора (нулі).

## 2.5. Зміст пояснювальної записки

1. Структурна схема пристрою
2. Розрахунок, модель та епюри сигналів генератора керованого
3. Розрахунок, модель та епюри сигналів рахуючого пристрою
4. Розрахунок, модель та епюри сигналів дешифратора
5. Розрахунок елементів схеми запуску та скидання
6. Повна модель та епюри сигналів входу (старт) та виходу
7. Схема електрична принципова
8. Специфікація
9. Опис роботи пристрою
10. Висновки

### 3. Варіанти

Для усіх варіантів тип логіки - TTL, живлення -  $5\pm 0.25V$

№	Базис	Модуль лічильника	Розрядність лічильника	Послідовність станів лічильника	Код лічильника	Розрядність дешифратора	Код дешифратора	Період імпульсів, мкс	Сквантіфікація імпульсів
1	Шефера	8	4	14 - 12 - 10 - 9 - 7 - 13 - 1 - 3 -	бінарний	7	семисегментний (X)	400	2
2	Шефера	8	5	13 - 10 - 14 - 26 - 28 - 6 - 24 - 23 -	Грея	8	унітарний	1000	2
3	Пірса	8	6	14 - 30 - 40 - 12 - 35 - 16 - 60 - 32 -	бінарний	8	унітарний	600	2
4	Пірса	6	4	13 - 12 - 3 - 6 - 7 - 4 -	бінарний	7	семисегментний (X)	1000	4
5	Пірса	6	6	2 - 61 - 37 - 1 - 55 - 53 -	Грея	6	унітарний	600	2
6	Шефера	8	6	2 - 49 - 48 - 28 - 12 - 32 - 27 - 24 -	Грея	8	унітарний інверсний	800	4
7	Пірса	8	6	17 - 56 - 23 - 48 - 10 - 13 - 38 - 37 -	бінарний	8	унітарний	800	4
8	Шефера	6	4	7 - 1 - 11 - 4 - 9 - 13 -	Грея	7	семисегментний (X)	200	2
9	Пірса	6	6	5 - 7 - 42 - 24 - 4 - 28 -	бінарний	6	унітарний	400	4
10	Пірса	8	6	14 - 57 - 54 - 46 - 39 - 55 - 32 - 61 -	бінарний	8	унітарний інверсний	800	4
11	Шефера	6	6	53 - 27 - 34 - 44 - 11 - 30 -	Грея	6	унітарний інверсний	800	2
12	Шефера	6	6	59 - 34 - 47 - 61 - 5 - 43 -	Грея	6	унітарний	400	2
13	Шефера	6	6	47 - 42 - 30 - 56 - 24 - 60 -	Грея	6	унітарний інверсний	200	4
14	Пірса	6	6	25 - 7 - 36 - 37 - 4 - 54 -	бінарний	6	унітарний	600	4
15	Шефера	8	6	59 - 34 - 50 - 20 - 62 - 9 - 51 - 15 -	бінарний	8	унітарний	200	2
16	Пірса	6	6	9 - 16 - 14 - 35 - 45 - 28 -	Грея	6	унітарний	400	4
17	Шефера	8	6	46 - 15 - 36 - 39 - 55 - 24 - 47 - 59 -	бінарний	8	унітарний інверсний	800	4
18	Шефера	6	6	54 - 46 - 39 - 55 - 32 - 61 -	Грея	6	унітарний	400	4
19	Пірса	8	6	49 - 60 - 45 - 13 - 21 - 16 - 50 - 40 -	бінарний	8	унітарний інверсний	600	4

№	Базис	Модуль лічильника	Розрядність лічильника	Послідовність станів лічильника	Код лічильника	Розрядність дешифратора	Код дешифратора	Період імпульсів, мкс	Скважність імпульсів
20	Шефера	8	5	23 - 22 - 4 - 10 - 24 - 25 - 29 - 11 -	Грея	8	унітарний інверсний	1000	4
21	Шефера	8	6	23 - 3 - 12 - 37 - 29 - 47 - 36 - 25 -	бінарний	8	унітарний	600	2
22	Пірса	6	6	62 - 19 - 59 - 9 - 10 - 17 -	бінарний	6	унітарний інверсний	600	2
23	Шефера	6	5	24 - 9 - 19 - 23 - 28 - 17 -	Грея	6	унітарний інверсний	600	2
24	Шефера	6	4	13 - 4 - 9 - 14 - 6 - 3 -	бінарний	7	семисегментний (X)	800	4
25	Пірса	8	5	5 - 7 - 8 - 12 - 22 - 21 - 17 - 28 -	Грея	8	унітарний	1000	2
26	Пірса	6	6	51 - 15 - 20 - 41 - 14 - 57 -	Грея	6	унітарний інверсний	600	2
27	Пірса	8	6	33 - 27 - 15 - 12 - 57 - 30 - 25 - 7 -	бінарний	8	унітарний	1000	4
28	Пірса	6	6	50 - 40 - 8 - 22 - 2 - 35 -	бінарний	6	унітарний	400	4
29	Шефера	6	5	6 - 3 - 21 - 12 - 5 - 14 -	бінарний	6	унітарний інверсний	1000	4
30	Шефера	6	6	22 - 13 - 45 - 18 - 27 - 23 -	бінарний	6	унітарний	1000	2
31	Шефера	6	6	35 - 7 - 48 - 28 - 32 - 10 -	Грея	6	унітарний	200	2
32	Шефера	6	5	1 - 16 - 2 - 7 - 28 - 8 -	Грея	6	унітарний інверсний	1000	2
33	Шефера	6	6	21 - 31 - 39 - 38 - 32 - 19 -	Грея	6	унітарний	1000	4
34	Пірса	8	4	7 - 2 - 11 - 13 - 6 - 12 - 5 - 9 -	бінарний	7	семисегментний (X)	400	2
35	Шефера	6	5	9 - 10 - 27 - 3 - 14 - 13 -	бінарний	6	унітарний інверсний	1000	4
36	Пірса	6	4	10 - 7 - 2 - 11 - 13 - 6 -	бінарний	7	семисегментний (X)	400	2
37	Пірса	6	4	4 - 9 - 11 - 13 - 1 - 7 -	бінарний	7	семисегментний (X)	400	4
38	Пірса	6	6	58 - 33 - 18 - 52 - 23 - 3 -	Грея	6	унітарний	600	2
39	Шефера	6	5	8 - 25 - 12 - 11 - 27 - 3 -	Грея	6	унітарний	600	4
40	Шефера	6	4	8 - 1 - 12 - 13 - 11 - 10 -	бінарний	7	семисегментний (X)	1000	4
41	Пірса	6	6	51 - 15 - 6 - 19 - 49 - 43 -	бінарний	6	унітарний інверсний	400	2
42	Шефера	6	5	11 - 12 - 17 - 19 - 8 - 30 -	бінарний	6	унітарний інверсний	1000	2
43	Пірса	6	5	20 - 16 - 29 - 26 - 23 - 11 -	Грея	6	унітарний	200	2

№	Базис	Модуль лічильника	Розрядність лічильника	Послідовність станів лічильника	Код лічильника	Розрядність дешифратора	Код дешифратора	Період імпульсів, мкс	Сквантітність імпульсів
44	Шефера	8	4	9 - 14 - 6 - 3 - 11 - 7 - 1 - 12 -	Грея	7	семисегментний (X)	600	4
45	Пірса	6	4	1 - 12 - 13 - 11 - 10 - 7 -	Грея	7	семисегментний (X)	800	2
46	Пірса	6	5	16 - 21 - 2 - 3 - 29 - 1 -	Грея	6	унітарний	600	2
47	Шефера	8	6	47 - 42 - 30 - 56 - 24 - 60 - 29 - 40 -	Грея	8	унітарний інверсний	800	4
48	Пірса	6	6	12 - 37 - 29 - 47 - 36 - 25 -	бінарний	6	унітарний інверсний	1000	4